

(19) 日本国特許庁 ( J P )

(12) 特 許 公 報 ( B 2 )

(11) 特許番号

特許第3496065号

( P 3 4 9 6 0 6 5 )

(45) 発行日 平成16年2月9日 ( 2 0 0 4 . 2 . 9 )

(24) 登録日 平成15年11月28日 ( 2 0 0 3 . 1 1 . 2 8 )

(51) Int.Cl.<sup>7</sup>

識別記号

F I

G 0 6 G 7 / 6 0

G 0 6 G 7 / 6 0

請求項の数 8 (全 5 頁)

(21) 出願番号 特願2000-179115 ( P 2 0 0 0 - 1 7 9 1 1 5 )

(22) 出願日 平成12年5月11日 ( 2 0 0 0 . 5 . 1 1 )

(65) 公開番号 特開2001-318784 ( P 2 0 0 1 - 3 1 8 7 8 4 A )

(43) 公開日 平成13年11月16日 ( 2 0 0 1 . 1 1 . 1 6 )

審査請求日 平成12年5月11日 ( 2 0 0 0 . 5 . 1 1 )

特許権者において、権利譲渡の用意がある。

(73) 特許権者 500278213  
唐澤 信司  
宮城県名取市小山1丁目3の6

(72) 発明者 唐澤 信司  
宮城県名取市小山1丁目3の6

審査官 田中 友章

(56) 参考文献 特開 平 5 - 2 1 7 0 1 0 ( J P , A )  
特開 平 5 - 8 9 2 6 8 ( J P , A )  
特開 平 6 - 2 4 3 1 1 7 ( J P , A )  
米国特許5355435 ( U S , A )  
米国特許5386149 ( U S , A )

最終頁に続く

(54) 【発明の名称】 インパルス電子装置

1

(57) 【特許請求の範囲】

【請求項1】 入力するインパルスが発火の条件を満たした時に出力端子からインパルスを出力する回路を構成単位として、その構成単位をインパルス状の信号が静止することなく転送される過程で知能的な処理が行われるように用いて構成した回路網を組み込むことを特徴とする電子装置。

【請求項2】 インパルスをバイポーラトランジスタ、MOS型電界効果トランジスタ ( M O S F E T ) あるいは電荷転送素子 ( C C D ) などの半導体デバイスの電荷として転送し、その電荷を不揮発性記憶用の浮遊ゲート電極型 M O S F E T に取り込む方法で、経験によって回路の構成要素の配線を自動的に形成する回路を用いて構成した請求項目1に記載する電子装置。

【請求項3】 回路の構成要素の出力側に発光素子ある

2

いは非発光型液晶表示デバイスを用いてインパルスを光の信号に変換し、構成要素の入力側に受光素子を用いて、インパルスによって構成要素間の接続を形成することあるいは構成要素間でインパルスを転送することとした回路を用いて構成した請求項目1に記載する電子装置。

【請求項4】 遅延時間を持ち一方向に転送する回路要素を直列に接続してループを構成し、インパルスが入力した時にそれがループの外部から消去されるまで巡回を継続するようにして、時間的に前後する情報を処理できるようにするインパルスの短期記憶回路を組み込んだ請求項目1に記載する電子装置。

【請求項5】 複数の並列するループ回路を一つの処理要素を通過させることにより、並列のループにインパルスが同時に入力した場合に出力端子に連続インパルスが