



凡例

- FF (Flip-Flop)
- 組み合わせ回路 (Combinational Logic)
- セレクト (Selector)

パレルシフトを共有

共有割算機追加

フォワーディング

パスロック追加

パイプライン制御

PLCTRL

InstCmpl

RegWrCmpl

命令デコーダ

IntoInt

IntoJump

IntoCall

IntoRti

RF

A

B

C

1W 3R 分散 RAM

ALU

Logic

ResL0

ResAddSub

ComBSRQ

ComActRQ

ResSftDiv

ResALU

MUL 2Cycle

ResMul

AluInB

AluInC

Func

ALU終了判定

AluWait

Flag更新判定

UpDateCV

UpDateSZ

LSU

DataSIZE

DataRQ

DataWD

DataRW

DataADR0

LsuAct

Writeデータアライン変換

Readデータアライン変換

ロード/ストア終了判定

LsuWait

ISR

SR

Mask

EscapeSR

ReturnSR

SetIE / ClrIE

SetICE / ClrICE

SetDCE / ClrDCE

SetBL / ClrBL

UpDateCV / UpDateSZ

Carry, Over, Sign, Zero

PC更新判定

IB Valid

IB WF

DECODE

Break0

Break WE

OR

AND

IFU

PC

Vector

NextPcSel

ICashIndex

ICashRe

InstRQ

InstADR

InstAK

InstRD

DECU

PC0

PC1

PLCTRL

IR

Break WE

Inst

DecInstRQ

DecInstAK

Break0

Break WE

InstRQ

InstADR

InstAK

InstRD

EXU

Add / Pass

PC1

PC2

RfWrAdrB

RfWrAdr1

RfWrAdrEx

RfWe1

RfWeEx

AluWait

LsuWait

ICashIndex

ICashRe

InstRQ

InstADR

InstAK

InstRD

IRQ

IRqIn

ICE

DCE

BusLockAK

BusLockRQ

DCashIndex

DCashRe

LockByDCash

DataADR

DataBE

DataRW

DataRQ

DataSIZE

DataAK

DataWD

DataRD

DbgWD

DbgEna